

日本国特許庁
JAPAN PATENT OFFICE

BSKB 703-205-8000
2257-0234P
Taura et al.
Sept. 30, 2003
2 of 3

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2002年11月18日

出願番号

Application Number:

特願2002-333412

[ST.10/C]:

[JP2002-333412]

出願人

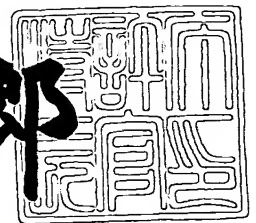
Applicant(s):

三菱電機株式会社

2003年 5月27日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3040183

【書類名】 特許願

【整理番号】 542102JP01

【提出日】 平成14年11月18日

【あて先】 特許庁長官殿

【国際特許分類】 H03F 3/217

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

【氏名】 田浦 賢一

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

【氏名】 辻 雅之

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

【氏名】 石田 雅之

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

【氏名】 仲田 剛

【特許出願人】

【識別番号】 000006013

【氏名又は名称】 三菱電機株式会社

【代理人】

【識別番号】 100083840

【弁理士】

【氏名又は名称】 前田 実

【選任した代理人】

【識別番号】 100116964

【弁理士】

【氏名又は名称】 山形 洋一

【手数料の表示】

【予納台帳番号】 007205

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0103117

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 D級増幅器

【特許請求の範囲】

【請求項 1】 パルス幅変調された入力信号に従い直流電源電圧をスイッチングするスイッチ手段と、前記スイッチ手段に供給される入力信号のパルス幅を、前記スイッチ手段の出力から生成される帰還信号の振幅に応じて補正する帰還補正手段とを含むD級増幅器であって、

前記帰還補正手段に供給される前記帰還信号の振幅を前記電源電圧の値に応じて調整する演算手段を備えたことを特徴とするD級増幅器。

【請求項 2】 前記演算手段は、前記帰還信号から前記電源電圧の直流成分に基づいて生成される基準電圧を差し引く減算手段と、該減算手段の出力に固定直流電圧を加算する加算手段とを備え、該加算手段の出力が前記帰還補正手段に供給されることを特徴とする請求項 1 に記載のD級増幅器。

【請求項 3】 パルス幅変調された入力信号に従い直流電源電圧をスイッチングするスイッチ手段と、前記スイッチ手段に供給される入力信号のパルス幅を、前記スイッチ手段の出力から生成される帰還信号の振幅に応じて補正する帰還補正手段とを含むD級増幅器であって、

前記帰還補正手段が、前記入力信号を積分する第 1 の積分手段と、前記帰還信号と前記電源電圧の直流成分に基づいて生成される基準電圧との差分を積分する第 2 の積分手段と、前記第 1 及び第 2 の積分手段の出力を比較する比較手段とを備え、該比較手段の出力が前記スイッチング手段に供給されることを特徴とするD級増幅器。

【請求項 4】 前記第 2 の積分手段が、前記帰還信号が第 1 の抵抗器を介して反転入力に印加され、前記基準電圧と前記固定電圧とがそれぞれ第 2 の及び第 3 の抵抗器を介して非反転入力に印加される差動増幅器を含むことを特徴とする請求項 3 に記載のD級増幅器。

【請求項 5】 前記第 2 の積分手段が、前記帰還信号及び反転された前記基準電圧とがそれぞれ第 1 抵抗器及び第 2 の抵抗器を介して反転入力に印加され、前記固定電圧が第 3 の抵抗器を介して非反転入力に印加される差動増幅器を含む

ことを特徴とする請求項 3 に記載の D 級増幅器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は音声信号の電力増幅等に用いられる D 級増幅器に関するものである。

【0002】

【従来の技術】

音声信号の電力増幅を高効率・低損失に行い、これにより機器の小型化を可能とするために D 級増幅器が従来から用いられている。また、D 級増幅器において、デジタル化された音声信号を直接パルス幅変調 (PWM) 信号に変換して電力スイッチ回路に導く構成、また、この PWM 変換を行うために使用される再量子化手段による丸め誤差をデルタシグマ変調を用いて低減する構成が知られている (例えば特開平 11-261347、特開 2001-29240 参照)。

【0003】

【特許文献 1】

特開平 11-261347 号公報

【特許文献 2】

特開 2001-29240 号公報

【0004】

【発明が解決しようとする課題】

上記の公知の構成により精度の良いパルス幅変調信号を得ることが可能であり、電力スイッチ回路の出力に高精度に反映させることにより増幅器出力として高品位な音声信号を得ることができる。しかしながら電力スイッチ回路に供給される電源電圧が変動する場合、出力信号に歪が生じるという問題がある。定電圧回路を介して電力スイッチ回路に常に一定の電圧を供給するようにすれば出力信号の歪を低減することは可能であるが、電力スイッチ回路の消費する電力は比較的大きくその定電圧回路における電力損失も大きくなるので、音声信号の電力増幅を高効率・低損失で行えなくなるという別の問題が発生する。

【0005】

本発明は上記問題に鑑みなされたものであり、電力スイッチ回路に供給される電源電圧の変動に起因する出力信号の歪が従来に比べ大幅に低減され、且つ、電源電圧が比較的広い範囲で変化しても無歪最大出力レベルがそれほど低下しない高効率のD級増幅器を提供することを目的とする。

【0006】

【課題を解決するための手段】

上記目的は、パルス幅変調された入力信号に従い直流電源電圧をスイッチングするスイッチ手段と、前記スイッチ手段に供給される入力信号のパルス幅を、前記スイッチ手段の出力から生成される帰還信号の振幅に応じて補正する帰還補正手段とを含むD級増幅器であって、前記帰還補正手段に供給される前記帰還信号の振幅を前記電源電圧の値に応じて調整する演算手段を備えることを特徴とするD級増幅器により達成される。

【0007】

上記目的はまた、パルス幅変調された入力信号に従い直流電源電圧をスイッチングするスイッチ手段と、前記スイッチ手段に供給される入力信号のパルス幅を、前記スイッチ手段の出力から生成される帰還信号の振幅に応じて補正する帰還補正手段とを含むD級増幅器であって、前記帰還補正手段が、前記入力信号を積分する第1の積分手段と、前記帰還信号と前記電源電圧の直流成分に基づいて生成される基準電圧との差分を積分する第2の積分手段と、前記第1及び第2の積分手段の出力を比較する比較手段とを備え、該比較手段の出力が前記スイッチング手段に供給されることを特徴とするD級増幅器により達成される。

【0008】

【発明の実施の形態】

実施の形態1.

図1のブロック図に本発明の実施の形態1に係るD級増幅器の構成を示す。このD級増幅器は、パルス変調手段1、補正回路2、電力スイッチ回路3、帰還回路4、低域フィルタ5、スピーカ6、第1の定電圧回路7、第2の定電圧回路8、直流出力基準信号生成手段10、演算手段11を含む。該D級増幅器には、電

源端子 9 を介して外部の電源から電源電圧 V_{cc} が供給される。

【 0 0 0 9 】

パルス変調手段 1 は音声信号でパルス幅変調された 2 値パルス信号（以下、PWM 信号という）を生成するものであり、電力スイッチ回路 3 は補正回路 2 で補正された 2 値パルス信号の値に応じて電源（またはグラウンド）と出力との間を接続するスイッチング動作を行うものであり、増幅器出力に接続される負荷（スピーカ 6）への電力供給を可能とする。

【 0 0 1 0 】

低域フィルタ 5 は電力スイッチ回路 3 の出力から高周波成分を除去することにより音声信号を復調してスピーカ 6 に与えることで、音声の再生を行うものである。帰還回路 4 は電力スイッチ回路 3 の出力を適切なレベルに減衰して補正回路 2 に与えるものである。

【 0 0 1 1 】

パルス変調手段 1 はデジタル化された音声信号をデルタシグマ変調するデルタシグマ変調器 1 0 1 及びデルタシグマ変調された音声信号を PWM 信号に変換する PWM 変換器 1 0 2 を含む。

【 0 0 1 2 】

直流出力基準信号生成手段 1 0 は、低域フィルタ 2 0 1 及びレベル調整器 2 0 2 を含み、また、演算手段 1 1 は減算器 2 0 3 及び加算器 2 0 4 を含む。

【 0 0 1 3 】

第 1 の定電圧回路 7 は主に論理回路で構成され、端子 9 を介して外部電源から供給される電源電圧を一定の値に安定化させ、パルス変調手段 1 に供給するものである。第 2 の定電圧回路 8 も主に論理回路で構成され、端子 9 を介して外部電源から供給される電源電圧を一定の値に安定化させ、補正回路 2 に供給するものである。

【 0 0 1 4 】

図 1 では、電力スイッチ回路 3 は端子 9 に直接に接続されているが、実際にはインダクタ、コンデンサで構成される低域フィルタを介して接続することが一般的である。但し、これは電源電圧に含まれる高周波ノイズを除去するためのもの

であり、定電圧回路とは異なり、音声周波数帯の低周波の電圧変動の抑圧効果は持たない。これは前述したように、比較的大きな電力を必要とする電力スイッチ回路3に供給する電圧を安定化させるために定電圧回路を使用すると、この部分で大きな電力損失が発生するという不利益が生じ、またこの回路の搭載のためのコストも大きくなるからである。本実施形態では、定電圧回路に代わるものとして帰還補正を行う補正回路2を用いている。

【0015】

図2のブロック図に補正回路2の内部構成を示す。補正回路2は、第1の減算器20、第1の積分器21、利得調整器22、第2の減算器23、第2の積分器24、比較器25を含む。第1の減算器20、第1の積分器21及び利得調整器22は、出力を入力に負帰還させる手段を備える積分手段を構成している。該積分手段は、パルス変調手段1からのパルス変調信号を積分しその低域成分を強調するとともに利得調整器22を通した負帰還により低周波利得を適度に抑制して積分出力が回路の動作範囲を越えることを防止する動作を行う。

【0016】

また、第2の減算器23及び第2の積分器24は、演算手段11から出力される帰還信号から利得調整器22の出力を差し引いて積分を行うものであり、帰還信号、即ち電力スイッチ回路の出力に含まれる低域成分を強調する作用を有する。比較器25は、第1の積分器21及び第2の積分器24の出力の比較を行い、その差を2値パルス信号（補償PWM信号）として電力スイッチ回路3に出力するものである。

【0017】

図3は、この補正回路2の各部の信号波形を示すものである。図3において30は、パルス変調手段1から出力されるPWM信号波形である。PWM信号の振幅は V_{sig} であり、第1の積分器21がほぼ $V_{sig}/2$ を中心に動作するものとする、第1の積分器21の出力波形は31に示すようなものとなる。また、帰還回路4の利得を $1/K$ とし、電力スイッチ回路3の出力電圧を V_{sw} とすると、演算手段11の出力電圧 V_{sw} に対する補正がない場合には、帰還信号 V_{fb} の振幅は V_{sw}/K となる。この振幅 V_{sw}/K がほぼ V_{sig} に等しく第

2の積分器24がほぼ $V_{sig}/2$ を中心に動作するものとする。第2の積分器24の出力波形は32に示すようなものとなる。

【0018】

このため比較器25の出力波形は33に示すようなものとなる。また、帰還信号 V_{fb} は、比較器25の出力33から主に電力スイッチ回路3における遅延 δ だけ遅れ、帰還回路4によりその振幅がほぼ一定量減衰された34に示すような波形を有する。

【0019】

このように、パルス変調手段1が出力するPWM信号と電力スイッチ回路3から出力され、帰還系を通して入力される帰還信号との比較に基づき、補償PWM信号出力が生成され、これが電力スイッチ回路3及び帰還系を経て再び帰還信号になるという一連の帰還動作が行われる。

【0020】

なお図3に示した波形は、PWM信号と帰還信号の振幅はほぼ等しく、電力スイッチ回路3では時間遅延 δ があるのみで波形歪みの発生が無い場合のものであり、PWM信号30と補償PWM信号33とは相似の波形となっている。しかし、電力スイッチ回路3に供給される電源電圧が規定値より大きくなり、それに従い帰還信号の振幅がPWM信号の振幅より大きくなると、第2の積分器24の出力のレベルが増大し、図3では波形32が上方に移動する。この場合、波形31が波形32を上回る期間、即ち比較器25出力が”H”となる期間が短くなり、このとき、第2の積分器24の低域成分に対する利得が十分大であれば、比較器25の出力、即ち補償PWM信号のパルス幅は、帰還信号の低域成分がPWM信号の低域成分にほぼ等しくなるまで減少して行き、電力スイッチ回路3に供給される電源電圧の増大に対する補償が行われることとなる。

【0021】

逆に電力スイッチ回路3に供給される電源電圧が規定値より小さくなり、帰還信号の振幅がPWM信号の振幅より小さくなる場合には、第2の積分器24の出力レベルが減少し、図3では波形32が下方に移動する。この場合、波形31が波形32を上回る期間、即ち比較器25出力が”H”となる期間が長くなり、こ

のとき、第 2 の積分器 2 4 の低域成分に対する利得が十分大であれば、比較器 2 5 の出力即ち補償 P W M 信号のパルス幅は、帰還信号の低域成分が P W M 信号の低域成分にほぼ等しくなるまで増加して行き、電力スイッチ回路 3 に供給される電源電圧の減少に対する補償が行われることとなる。

【 0 0 2 2 】

このように、補正回路 2 は P W M 信号に対し、帰還信号との低周波成分の差に基づく補正（パルス幅の補正）を加えながら P W M 信号を出力に伝達する動作を行う。

【 0 0 2 3 】

図 4 に補正回路 2 の具体的な回路構成の例を示す。この例では補正回路 2 は抵抗器 5 0 ～ 5 3、コンデンサ 5 4、5 5、演算増幅器 5 6、5 7、比較器 5 8 を含む。図 4 において、仮想グラウンドとしての演算増幅器 5 6 の反転入力には抵抗器 5 0 を通して P W M 信号が印加され、更に抵抗器 5 1 を通して該演算増幅器 5 6 の出力が印加され、これにより、第 1 の減算器 2 0 の動作が実現される。抵抗器 5 0 と 5 1 の比率の調整により利得調整器 2 2 の動作が実現される。また、演算増幅器 5 6 の反転入力と出力とに接続されたコンデンサ 5 4 に電荷が蓄積されることにより第 1 の積分手段 2 1 の動作が実現される。

【 0 0 2 4 】

同様に、仮想グラウンドとしての演算増幅器 5 7 の反転入力には抵抗器 5 2 を通して演算増幅器 5 6 の出力が印加され、更に抵抗器 5 3 を通して帰還信号が印加され、これにより、第 2 の減算器 2 3 の動作が実現される。また抵抗器 5 3 及び 5 2 の比率の調整により利得調整器 2 2 の動作が実現される。また、演算増幅器 5 7 の反転入力と出力とに接続されたコンデンサ 5 5 に電荷が蓄積されることにより第 2 の積分手段 2 4 の動作が実現される。

【 0 0 2 5 】

尚、図 4 の比較器 5 8 は図 2 の比較器 2 5 に相当するものであるが、演算増幅器 5 6 及び 5 7 の出力の正負の符号は、第 1 の積分器 2 1 及び第 2 の積分器 2 4 のそれと逆の関係にあるため、演算増幅器 5 6 の出力を比較器 5 8 の反転入力に与え、演算増幅器 5 7 の出力を比較器 5 8 の非反転入力に与えている。

【0026】

以上説明したように、パルス変調手段1から補正回路2に入力されるPWM信号及び電力スイッチ回路3から出力され適切な減衰の後、帰還信号として補正回路2に入力されるPWM信号はともに直流成分を含んでおり、補正回路2ではこの直流成分を含めて補正を行っている。その理由は、直流成分が含まれるとは言えPWM信号は基本的に2値の信号であり、2つの状態”H”及び”L”において取るべき電圧値が回路の各部位において予め決まっており、例えばコンデンサにより直流成分を阻止し、直流動作点のみを別個に設定するといったアナログ回路における常套手段を用いることができないためであり、また補正回路2は内部に直流利得の高い積分器を備えており、直流帰還により回路の動作点を安定化することが現実的でもあるからである。

【0027】

このように帰還補正を直流電位を含めて行っても、電源電圧の変動が小さい場合には特に問題は発生しない。しかしながら、電源電圧が大きく変化する場合には問題が生じる。例えば自動車に搭載する機器においては通常、電源電圧が11Vから16Vの範囲で変化しても支障無く動作することが求められ、そのため設計中心を13.2Vとすると、電源電圧がほぼ $\pm 20\%$ の範囲で変動しても支障無く動作することを保証する必要がある。このような条件において、出力信号の歪を抑制するため上記の補正を行うと、以下に説明するように、特に電源電圧が低下する場合に、最大無歪音声信号出力が急速に小さくなるという問題が生じる。

【0028】

例えば、補正回路2を含む帰還系において、電源電圧が設計中心である13.2Vの時、パルス変調手段1からのPWM信号が無変調である場合、言い換えればパルスのデューティ比が50%の場合に増幅器出力の直流電位が電源電圧の $1/2$ である6.6Vとなるように利得を調整したと仮定する。この場合、電源電圧が例えば11Vから16Vの範囲に渡って変化しても、PWM信号が無変調の時の増幅器出力直流電位（以下、単に無変調時増幅器出力電位という）は帰還補正によりほぼ6.6Vに維持されることになる。またこの調整では、電源電圧が設

計中心である 1 3. 2 V の時、パルス変調手段 1 が出力する PWM 信号のパルス・デューティ比が約 8 0 % の場合に増幅器出力直流電位が 1 1 V に達することとなるが、電源電圧が 1 3. 2 V から 1 1 V に低下しても、帰還補正により PWM 信号のパルス・デューティ比が約 8 0 % の場合には増幅器出力直流電位が 1 1 V に達することとなる。即ち、電源電圧が 1 1 V に低下した場合には、PWM 信号のパルス・デューティ比が約 8 0 % を超えた時点で増幅器出力が飽和してしまうことを意味する。

【 0 0 2 9 】

図 5 は、この状況を信号波形により説明するものであり、4 0 は無変調時増幅器出力電位を 6. 6 V に設定した状態で電源電圧が 1 1 V に低下した時の無歪最大出力状態の出力信号の波形（正弦波）を示す。この無歪最大出力信号のレベルは $(11 - 6.6) \times 2 = 8.8 \text{ V}_{pp}$ である。ここで、無変調時増幅器出力電位を、この時の電源電圧（1 1 V）の $1/2$ である 5. 5 V にシフトした場合、無歪最大出力状態の出力信号の波形（正弦波）は 4 1 で示すものとなる。この場合には、無歪最大出力信号のレベルは $5.5 \times 2 = 11 \text{ V}_{pp}$ に増加する。

【 0 0 3 0 】

このように、電源電圧が比較的広い範囲で変化する場合には、無歪最大出力をできるだけ大きくするため、その時々々の電源電圧に応じて PWM 信号パルス・デューティ比と増幅器出力直流電位の対応を変えること、具体的には無変調時増幅器出力電位が常に電源電圧の $1/2$ となるよう帰還系の設定を変更することが望ましい。そのため、本実施形態では、直流出力基準信号生成手段 1 0 及び演算手段 1 1 を備えている。以下にこれらの手段について説明する。

【 0 0 3 1 】

直流出力基準信号生成手段 1 0 は、無変調時増幅器出力電位を目標値に維持するために用いる基準信号を生成するものである。ここで無変調時増幅器出力電位の目標値は、電力スイッチ回路 3 に供給される電源電圧 V_{cc} のその時々々の値の $1/2$ であることであることは先に説明した通りである。このため本実施形態においては、帰還回路 4 の利得 $1/K$ に対し、直流出力基準信号生成手段 1 0 は、利得 $1/2K$ を有する内部のレベル調整器 2 0 2 により入力電圧、即ち電源電圧

V_{cc} を $V_{cc}/(2 \cdot K)$ に減衰させる。なお、電源電圧に含まれる交流変動成分は直流出力基準信号生成手段10の低域フィルタ201により除去されるので、生成される基準信号は交流変動の影響を受けない。

【0032】

演算手段11は、減算器203により帰還回路4の出力から直流出力基準信号生成手段10の出力する直流出力基準信号を差し引き、更に加算器12により、固定電位 $V_{sig}/2$ を加算する。ここで電力スイッチ回路3の出力に含まれる直流成分を V_{sw} とすると、演算手段11の出力 V_{fb} は、

$$V_{fb} = V_{sw}/K - V_{cc}/(2 \cdot K) + V_{sig}/2$$

… (1)

と表すことができる。

【0033】

ここで補正回路2は、PWM信号が無変調の場合、帰還信号に含まれる低域成分、即ち V_{fb} が該PWM信号に含まれる低域成分 $V_{sig}/2$ に等しくなるように動作する。従って(1)式に $V_{fb} = V_{sig}/2$ の関係を適用すると、 $V_{sw} = V_{cc}/2$ となる。低域フィルタ5は V_{sw} から増幅器出力を生成するので、上記構成により所望の動作が得られること明らかである。

【0034】

なお本実施形態では、演算手段11による直流電位の減算及び加算を帰還回路4を通過した信号に対して行っているが、これを電力スイッチ回路3の出力に対して直接行い、その結果を帰還回路4を通して減衰させる構成とすることも可能である。この場合、減算する信号を $V_{cc}/2$ とし、加算する信号を $K \cdot V_{sig}/2$ とすべきことは言うまでもない。また、減算及び加算の順序を入れ替えても差し支えない。

【0035】

実施の形態2.

図6のブロック図に本発明の第2の実施形態に係るD級増幅器の構成を示す。実施の形態2は、演算手段11を備えず、補正回路2に代えて補正回路13を用いる点で実施の形態1と異なる。

【 0 0 3 6 】

補正回路 1 3 は、実施の形態 1 における補正回路 2 と基本的には同じ動作を行うものであるが、直流出力基準信号生成手段 1 0 からの出力を受けて無変調時増幅器出力電位を制御する機能を内包している。この補正回路 1 3 の回路構成を図 7 に示す。

【 0 0 3 7 】

同図に示すように、補正回路 1 3 は、第 2 の積分器を構成する差動入力形式の演算増幅器 5 7 の非反転入力には、抵抗器 6 0 を通して直流出力基準信号生成手段の出力が印加され、この非反転入力は更に抵抗器 5 9 を通して直流電位 V_{c1} を与える固定電位点に接続されている点で補正回路 2 の構成と異なる。

【 0 0 3 8 】

図示の回路構成のように信号の帰還経路に直流利得の非常に大きな積分器が挿入される場合、帰還動作により決定される直流動作点は、該積分器の動作によりほぼ決定される。具体的には、演算増幅器 5 7 で構成される第 2 の積分器は、直流信号に対してはほぼ無帰還の状態における演算増幅器 5 7 の有する利得を持つこととなるから、帰還動作の結果、演算増幅器 5 6 が出力する直流出力の電位がどのように変化しても、それによって生じる差動入力間の差は僅少となる。言い換えれば、この条件が成立するよう関係する部位の直流動作点が決まることとなる。

【 0 0 3 9 】

演算増幅器 5 7 の反転入力及び非反転入力のインピーダンスを、該反転入力及び非反転入力に接続された抵抗器 5 2, 5 3, 5 9 及び 6 0 の抵抗値に比べ十分大きくし、抵抗器 5 2, 5 3, 5 9 及び 6 0 を通して信号を与える各素子の出力インピーダンスを十分低くすることに実現上の困難は無い。

【 0 0 4 0 】

ここで説明の便宜上、抵抗器 5 2 及び 5 9 の抵抗値を等しく R_3 とし、抵抗器 5 3 及び 6 0 の抵抗値を等しく R_4 とする。また直流出力基準信号生成手段 1 0 からの出力を実施の形態 1 同様 $V_{cc} / (2 \cdot K)$ とすると、演算増幅器 5 7 の非反転入力の直流電位 V_p は、

$$V_p = (V_{c1} \cdot R_4 + V_{cc} \cdot R_3 / (2 \cdot K)) / (R_3 + R_4) \dots$$

(2)

となる。

【0041】

また、演算増幅器 57 の反転入力 of 直流電位を V_n とすると、直流成分に対してはコンデンサ 55 のインピーダンスは無有限大であるため、その影響を無視することができるから、

$$V_n = (V_{t0} \cdot R_4 + V_{fb} \cdot R_3) / (R_3 + R_4) \dots (3)$$

となる。 V_{t0} は演算増幅器 56 が出力する直流電位である。

【0042】

ここで入力される PWM 信号の無変調時直流電位を $V_{sig}/2$ とし、このときの V_{t0} の値を V_{t00} とすると、

$$V_{t00} = V_{c0} \cdot (R_1 + R_2) / R_1 - V_{sig} \cdot R_2 / (2 \cdot R_1)$$

)

となる。ここでは抵抗器 50 の抵抗値を R_1 、抵抗器 51 の抵抗値を R_2 としている。

【0043】

この式に示されるように、 V_{t00} の値は PWM 信号の直流電位、演算増幅器 56 の非反転入力に与えられる固定電位 V_{c0} 及び抵抗器 50 及び 51 の抵抗値により定まる固定の値である。従って、固定電位 V_{c1} を V_{t00} に等しくなるように設定すれば PWM 信号無変調時の (2) 及び (3) 式の右辺第 1 項は等しくなる。

【0044】

先に説明した通り、補正回路 13 が正常に動作している場合、(2) 及び (3) 式で表した V_p 及び V_n はほぼ等しくなるから、この場合 (2) 及び (3) 式の右辺第 2 項も等しくなる。即ち、 $V_{fb} = V_{cc} / (2 \cdot K)$ となる。これは PWM 信号無変調時に、帰還信号の直流電位が、直流出力基準信号に等しくなるよう帰還動作が行われることを示している。

【0045】

また、これは電力スイッチ回路3の直流成分を V_{sw} とし、 $V_{fb} = V_{sw}/K$ とすると、 V_{sw} が電源電圧 V_{cc} の $1/2$ となるよう帰還動作が行われること、即ち所望の動作が行われることを示している。

【0046】

なお設定条件として、 $R_1 \sim R_4$ をすべて同一の抵抗値 R とし、固定電位 V_{c0} を $V_{sig}/2$ に設定することも可能であり、このようにすれば $V_{t00} = V_{sig}/2$ となり、固定電位 V_{c1} を同じく $V_{sig}/2$ とすることができるため、回路構成が簡単になる。

【0047】

以上説明した回路構成では、抵抗器52及び59の抵抗値が相等しく、抵抗器53及び60の抵抗値が相等しいが、それらが異なる構成であっても同じ効果を得ることができる。

【0048】

更に、若干構成が複雑にはなるが、直流出力基準信号生成手段10の出力を第2の積分器を構成する差動増幅器57の非反転入力に与える代わりに、この信号を反転させる手段、即ち電源電圧の増減に対し直流出力基準信号の増減の方向を逆転させる手段を設け、この反転された信号を抵抗器を介して差動増幅器57の反転入力に与える構成とすることも可能である。この場合、差動増幅器の非反転入力の電位は固定となるため、この増幅器の実現が容易となる。

【0049】

なお以上説明したD級増幅器は、出力段がシングルエンドになっているが、本発明はそれに限定されるものではなく、互いに180度位相の異なる音声信号を出力する2つの出力段を備えた、いわゆるBTL構成にも適用可能である。すなわちBTL構成の各出力段に対し、上記構成の補正回路を追加適用することにより、上記の歪み改善効果を同様に得ることができる。

【0050】

【発明の効果】

本発明によれば、電力スイッチ回路に供給される電源電圧の変動に起因する出力信号の歪が従来に比べ大幅に低減され、且つ、電源電圧が比較的広い範囲で変

化しても無歪最大出力レベルがそれほど低下しない高効率のD級増幅器が提供される。

【図面の簡単な説明】

【図 1】 本発明の実施の形態 1 に係る D 級増幅器の構成を示すブロック図である。

【図 2】 実施の形態 1 の D 級増幅器の補正回路の構成を示すブロック図である。

【図 3】 実施の形態 1 の D 級増幅器の各部の信号波形を示す図である。

【図 4】 実施の形態 1 の D 級増幅器の補正回路の回路図である。

【図 5】 実施の形態 1 の D 級増幅器の出力波形を示す図である。

【図 6】 本発明の実施の形態 2 に係る D 級増幅器の構成を示すブロック図である。

【図 7】 実施の形態 2 の D 級増幅器の補正回路の回路図である。

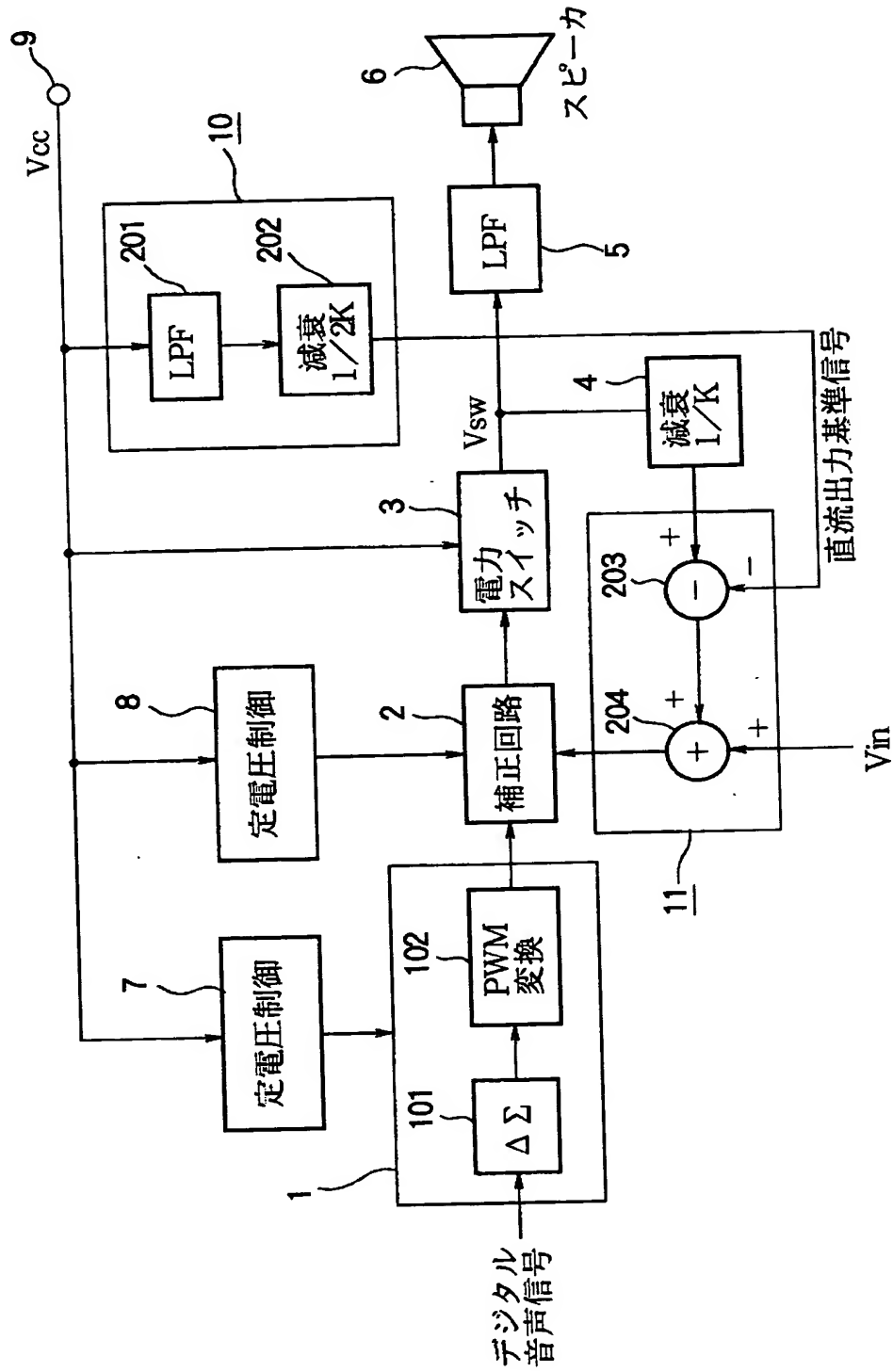
【符号の説明】

1 パルス変調手段、 2 補正回路、 3 電力スイッチ回路、 4 帰還回路、 5 低域フィルタ、 6 スピーカ、 7 第 1 の定電圧回路、 8 第 2 の定電圧回路、 9 電源端子、 10 直流出力基準信号生成手段、 11 演算手段、 13 補正回路、 20 第 1 の減算器、 21 第 1 の積分器、 22 利得調整器、 23 第 2 の減算器、 24 第 2 の積分器、 25 比較器。

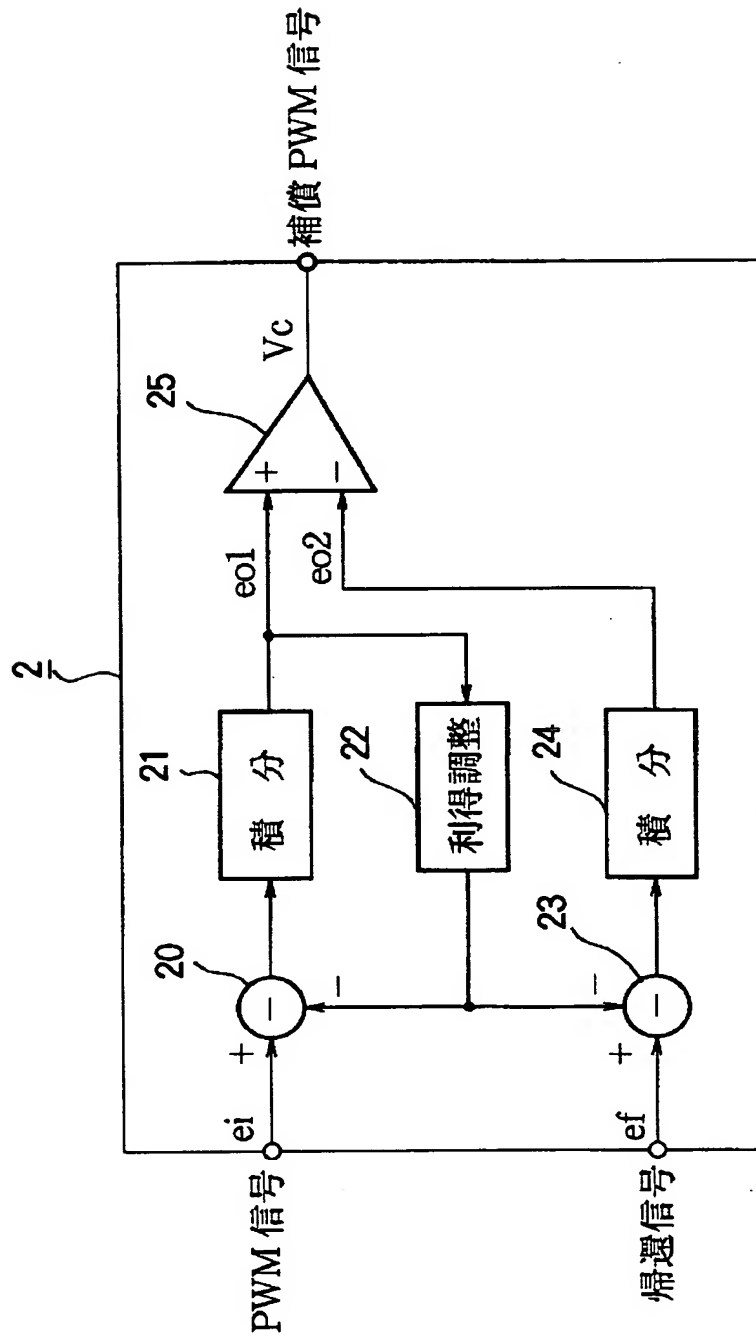
【書類名】

図面

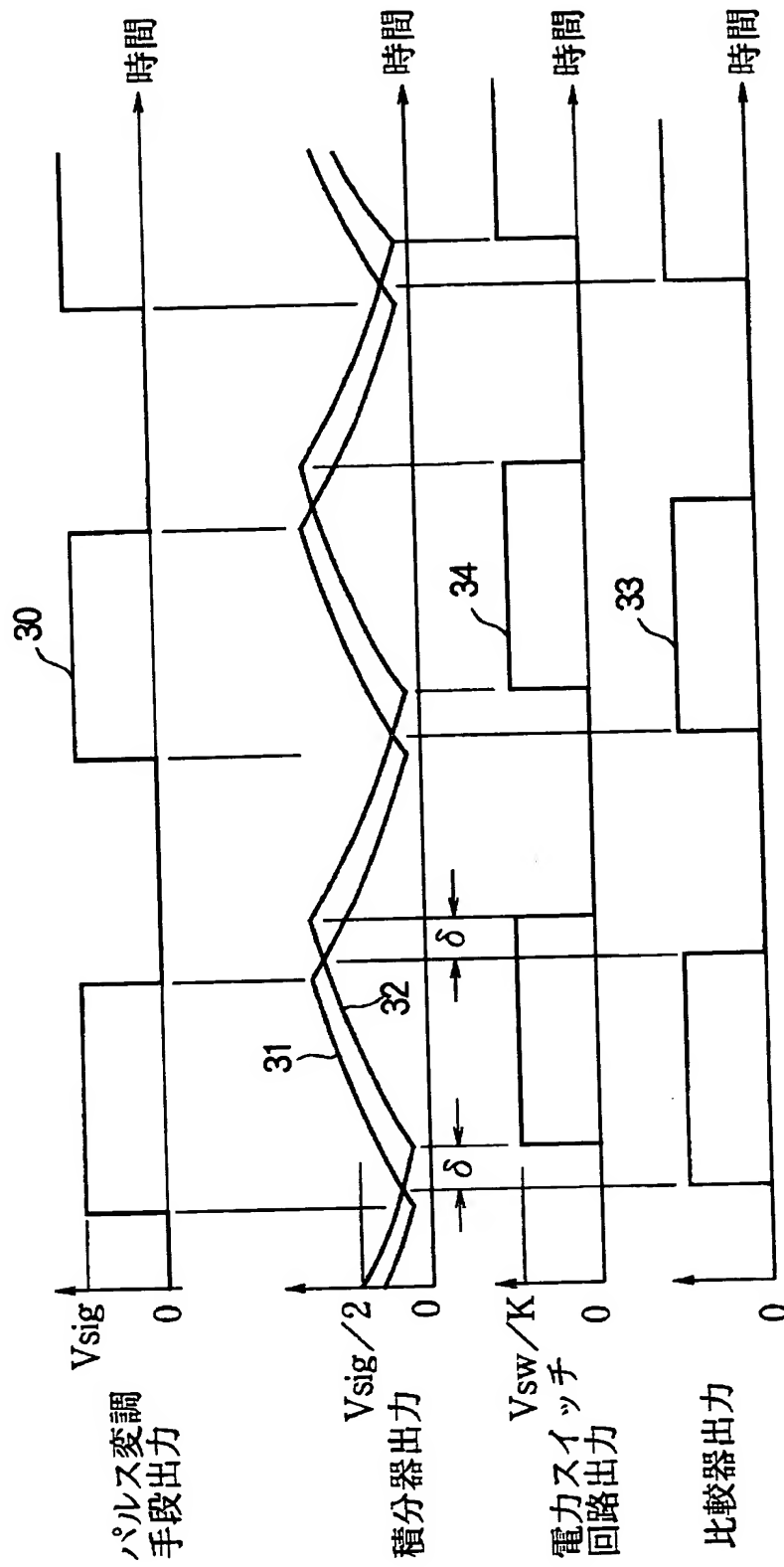
【図 1】



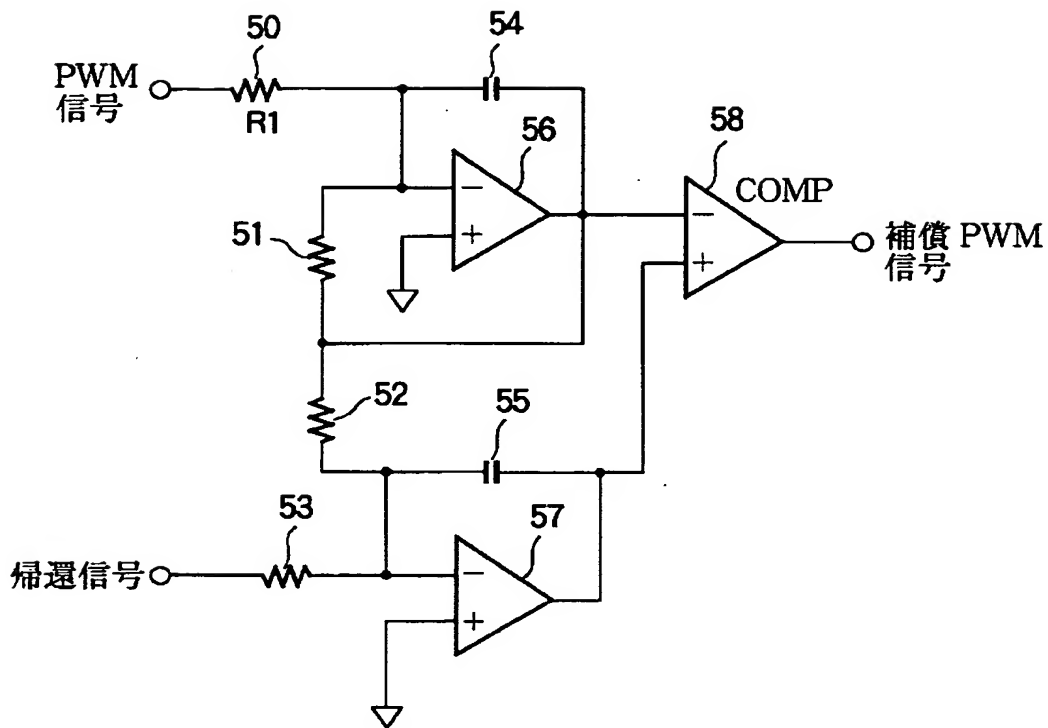
【图 2】



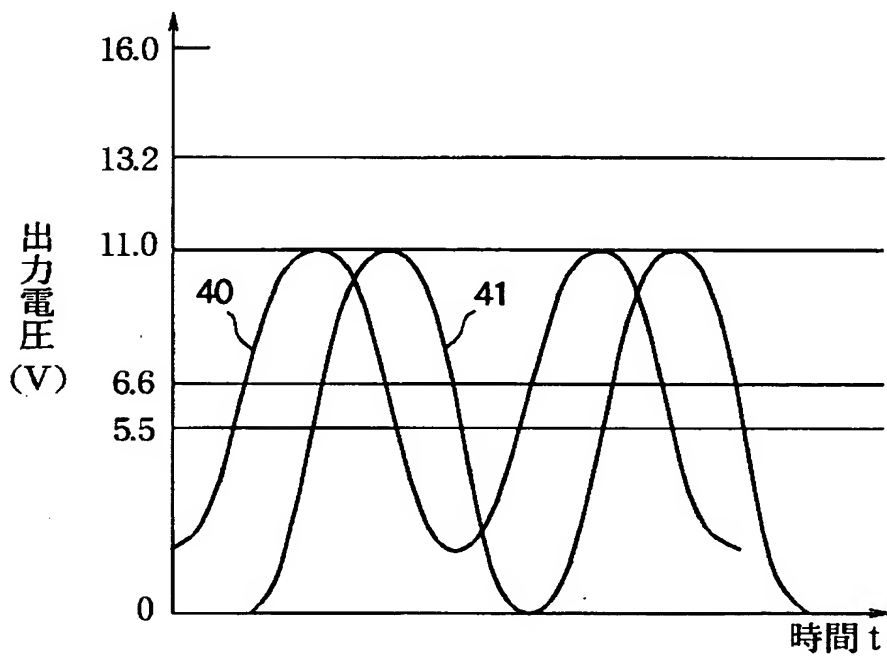
【図 3】



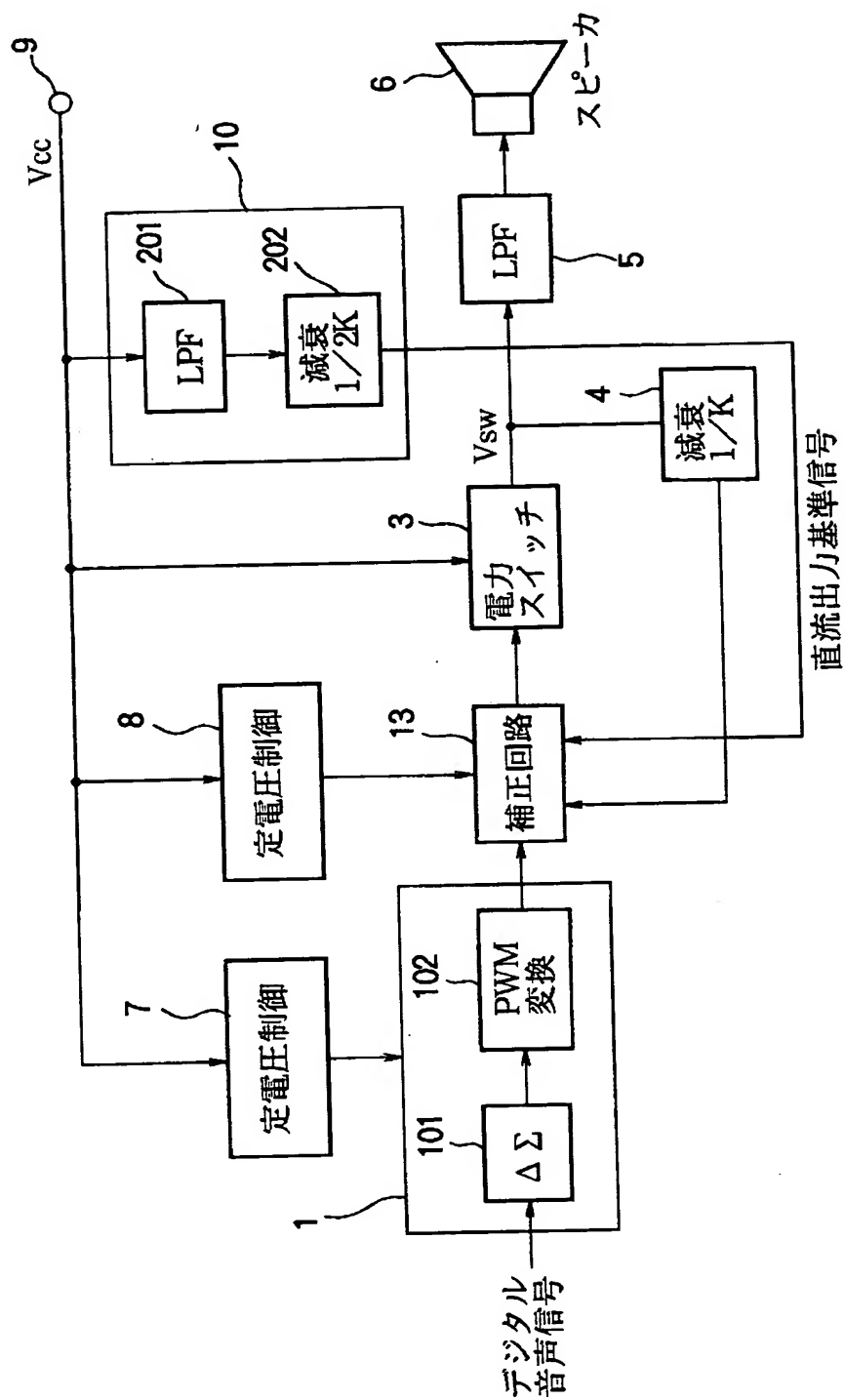
【図 4】



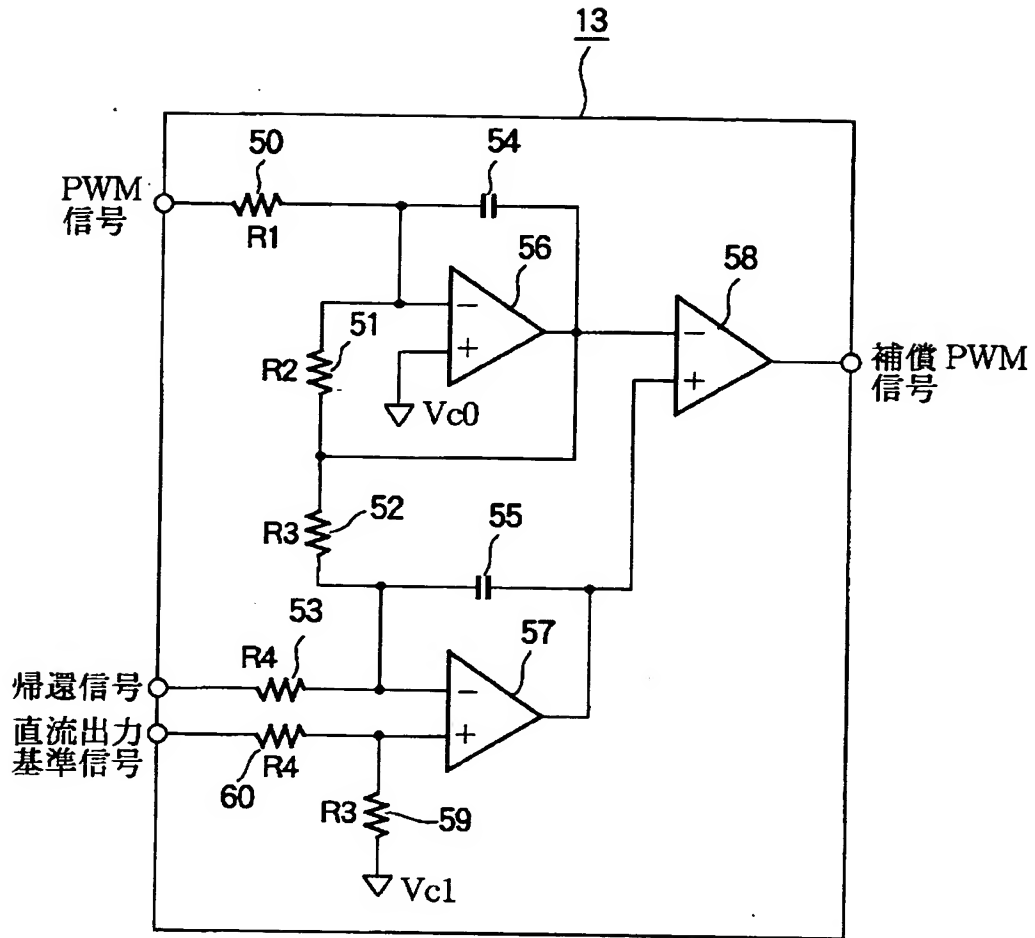
【図 5】



【図 6】



【图 7】



【書類名】 要約書

【要約】

【課題】 電力スイッチ回路に供給される電源電圧の変動に起因する出力信号の歪が従来に比べ大幅に低減され、且つ、電源電圧が比較的広い範囲で変化しても無歪最大出力レベルがそれほど低下しない高効率のD級増幅器を提供する。

【解決手段】 パルス幅変調された入力信号に基づき、直流電源電圧をスイッチングするスイッチ手段3と、スイッチ手段に供給される入力信号のパルス幅を、該スイッチ手段の出力から生成される帰還信号の振幅に応じて補正する帰還補正手段2とを含むD級増幅器において、帰還補正手段2に供給される前記帰還信号の振幅を前記電源電圧の値に応じて調整する演算手段11を備えたことを特徴とする。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000006013]

1. 変更年月日 1990年 8月24日

[変更理由] 新規登録

住 所 東京都千代田区丸の内2丁目2番3号
氏 名 三菱電機株式会社